

FIȘA DISCIPLINEI

1. Date despre program

1.1 Instituția de învățământ superior	Universitatea Politehnica Timișoara
1.2 Facultatea ¹ / Departamentul ²	Electronică, Telecomunicații și Tehnologii Informaționale/Electronică Aplicată
1.3 Domeniul de studii (denumire/cod ³)	Inginerie electronică, telecomunicații și tehnologii informaționale 20/20/20/200
1.4 Ciclul de studii	Licență
1.5 Programul de studii (denumire/cod/calificarea)	Microelectronică, optoelectronică și nanotehnologii/ 20/20/10/100/40/ Microelectronică, optoelectronică și nanotehnologii

2. Date despre disciplină

2.1 Denumirea disciplinei/Categoria formativă ⁴			Limbaje de descriere hardware / DS				
2.2 Titularul activităților de curs			Conf. dr. ing. Georgiana SIMION				
2.3 Titularul activităților aplicative ⁵			As. drd. Ing. Elisei ILIEȘ				
2.4 Anul de studii ⁶	3	2.5 Semestrul	5	2.6 Tipul de evaluare	D	2.7 Regimul disciplinei ⁷	DI

3. Timp total estimat - ore pe semestru: activități didactice directe (asistate integral sau asistate parțial) și activități de pregătire individuală (neasistate) ⁸

3.1 Număr de ore asistate integral/săptămână	4 , format din:	3.2 ore curs	2	3.3 ore seminar/laborator/proiect	0/2/0
3.1* Număr total de ore asistate integral/sem.	56 , format din:	3.2* ore curs	28	3.3* ore seminar/laborator/proiect	0/28/0
3.4 Număr de ore asistate parțial/săptămână	, format din:	3.5 ore practică		3.6 ore elaborare proiect de diplomă	
3.4* Număr total de ore asistate parțial/semestru	, format din:	3.5* ore practică		3.6* ore elaborare proiect de diplomă	
3.7 Număr de ore activități neasistate/săptămână	4,93 , format din:	ore documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren			1,5
		ore studiu individual după manual, suport de curs, bibliografie și notițe			0.71
		ore pregătire seminarii/laboratoare, elaborare teme de casă și referate, portofolii și eseuri			2.72
3.7* Număr total de ore activități neasistate/semestru	69 , format din:	ore documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren			21
		ore studiu individual după manual, suport de curs, bibliografie și notițe			10
		ore pregătire seminarii/laboratoare, elaborare teme de casă și referate, portofolii și eseuri			38
3.8 Total ore/săptămână ⁹	8,93				
3.8* Total ore/semestru	125				
3.9 Număr de credite	5				

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	Programarea și Utilizarea Calculatoarelor, Limbaje de programare, Circuite Integrate Digitale
-------------------	---

¹ Se înscrie numele facultății care gestionează programul de studiu căruia îi aparține disciplina.

² Se înscrie numele departamentului căruia i-a fost încredințată susținerea disciplinei și de care aparține titularul cursului.

³ Se înscrie codul prevăzut în HG – privind aprobarea Nomenclatorului domeniilor și al specializărilor/programelor de studii, actualizată anual.

⁴ Disciplina se încadrează potrivit planului de învățământ în una dintre următoarele categorii formative: disciplină fundamentală (DF), disciplină de domeniu (DD), disciplină de specialitate (DS) sau disciplina complementară (DC).

⁵ Prin activități aplicative se înțeleg activitățile de: seminar (S) / laborator (L) / proiect (P) / practică (Pr).

⁶ Anul de studii în care este prevăzută disciplina în planul de învățământ.

⁷ Disciplina poate avea unul din următoarele regimuri: disciplină impusă (DI) sau disciplină obligatorie (DOb)-pentru alte domenii fundamentale de studii oferite de UPT, disciplină opțională (DO) sau disciplină facultativă (Df).

⁸ Numărul de ore de la rubricile 3.1*, 3.2*,...,3.8* se obțin prin înmulțirea cu 14 (săptămâni) a numărului de ore din rubricile 3.1, 3.2,..., 3.8. Informațiile din rubricile 3.1, 3.4 și 3.7 sunt chei de verificare folosite de ARACIS sub forma: (3.1)+(3.4) ≥ 28 ore/săpt. și (3.8) ≤ 40 ore/săpt.

⁹ Numărul total de ore / săptămână se obține prin însumarea numărului de ore de la punctele 3.1, 3.4 și 3.7.

4.2 de competențe	• Înțelegerea circuitelor de bază din electronica digitală: circuite combinaționale (porți logice, MUX, DMUX, codificatoare, decodificatoare...), circuite secvențiale (bistabile, monostabile, astabile), memorii, magistrale de date • Cunoștințe de algebră booleană • Cunoștințe de bază în limbaje de programare
-------------------	---

5. Condiții (acolo unde este cazul)

5.1 de desfășurare a cursului	• Sală de curs, videoproector
5.2 de desfășurare a activităților practice	• Sală de laborator cu minim 8 calculatoare, acces la internet și următoarele programe instalate: Vivado Standard Edition, Verilator

6. Competențe la formarea cărora contribuie disciplina

Competențe specifice	• Implementarea unui sistem digital într-un limbaj de descriere hardware (HDL), pornind de la niște specificații date • Înțelegerea rezultatelor obținute în urma simulării și depanarea unui sistem descris în HDL • Utilizarea instrumentelor specifice pentru dezvoltarea proiectelor HDL • Înțelegerea unui sistem descris în HDL și modificarea acestuia pentru a corespunde unor noi specificații date
Competențele profesionale în care se înscriu competențele specifice	• Modelează și simulează sisteme microelectronice • Sintetizează informații • Interpretează specificații de proiectare electronică • Proiectează circuite cu CAD
Competențele transversale în care se înscriu competențele specifice	• efectuează calcule • aplică cunoștințe științifice, tehnologice și ingineresti

7. Obiectivele disciplinei (asociate competențelor de la punctul 6)

7.1 Obiectivul general al disciplinei	• Familiarizarea studenților cu instrumentelor și metodelor specifice implementării sistemelor digitale utilizând limbaje de descriere hardware
7.2 Obiectivele specifice	• Descrierea circuitelor digitale utilizând un limbaj de descriere hardware (HDL) (Verilog/SystemVerilog) • Simularea unor sisteme descrise în Verilog/SystemVerilog utilizând programe specifice Vivado/Verilator • Depanarea proiectelor HDL • Modificarea unui cod HDL existent pentru a corespunde unor noi specificații • Scrierea constrângerilor de timp pentru un circuit digital • Utilizarea instrumentelor specifice (Verible/TerosHDL) pentru verificarea codului HDL ca acesta să corespundă unor norme stabilite • Descrierea modulelor digitale astfel încât acestea să fie parametrizabile • Descrierea sistemelor digitale utilizând design ierarhic

8. Conținuturi¹⁰

¹⁰ Se detaliază toate activitățile didactice prevăzute prin planul de învățământ (tematicile prelegerilor și ale seminariilor, lista lucrărilor de laborator, conținuturile etapelor de elaborare a proiectelor, tematica fiecărui stagi de practică). Titlurile lucrărilor de laborator care se efectuează pe standuri vor fi însoțite de notația „(*)”.

8.1 Curs	Număr de ore	Metode de predare ¹¹
Introducere în limbaje de descriere hardware (HDL)	2	Expunere/dezbateră având la dispoziție diferite materiale digitale disponibile pe platforma online a universității (Campus Virtual)
Tipuri de date și operatori în Verilog/SystemVerilog (SV)	2	
Proceduri și funcții în SV	2	
Simularea, testarea și depanarea modulelor HDL	2	
Descrierea circuitelor digitale combinaționale utilizând SV	2	
Descrierea circuitelor digitale secvențiale utilizând SV	2	
Design ierarhic în SV	2	
Interfețe în SV	2	
Implementarea memoriilor în SV	2	
Implementarea mașinilor de stare în SV	2	
Descrierea sistemelor cu module care funcționează la diferite frecvențe de tact	2	
Optimizarea codului HDL pentru implementarea modulelor în FPGA/ASIC	2	
Optimizarea codului HDL pentru aplicații cu consum redus de energie	2	
Limbaje de descriere hardware de nivel înalt (HLS). Tendințe actuale și viitoare în HDL	2	
Bibliografie ¹²		
1. G. Simion, FPGA programming: an introduction, Editura Politehnica, 2012 2. I. Jiveț, Proiectarea sistemelor digitale utilizând descrieri HDL, Editura Orizonturi Universitare, 2009 3. A. Gontean, I. Nițăm Circuite logice programabile și aplicațiile lor, Editura Academiei Oamenilor de Știință din România, 2011 4. "IEEE Standard for SystemVerilog--Unified Hardware Design, Specification, and Verification Language," in IEEE Std 1800-2017 (Revision of IEEE Std 1800-2012) , vol., no., pp.1-1315, 22 Feb. 2018, doi: 10.1109/IEEESTD.2018.8299595. 5. Brock J. LaMeres, Introduction to Logic Circuits & Logic Design with Verilog		
8.2 Activități aplicative ¹³	Număr de ore	Metode de predare
Crearea unui proiect HDL în Vivado	2	Expunere/dezbateră având la dispoziție diferite materiale digitale disponibile pe platforma online a universității (Campus Virtual)
Aplicații cu sisteme digitale combinaționale	4	
Aplicații cu sisteme digitale secvențiale	4	
Descrierea sistemelor cu design ierarhic	2	
Aplicații cu interfețe, SPI, AXI-Lite	6	
Aplicații pentru sisteme cu consum redus de energie	4	
Aplicații utilizând limbaje de descriere hardware de nivel înalt	4	
Evaluare	2	
Bibliografie ¹⁴		
1. G. Simion, FPGA programming: an introduction, Editura Politehnica, 2012 2. I. Jiveț, Proiectarea sistemelor digitale utilizând descrieri HDL, Editura Orizonturi Universitare, 2009 3. A. Gontean, I. Nițăm Circuite logice programabile și aplicațiile lor, Editura Academiei Oamenilor de Știință din România, 2011 4. "IEEE Standard for SystemVerilog--Unified Hardware Design, Specification, and Verification Language," in IEEE Std 1800-2017 (Revision of IEEE Std 1800-2012) , vol., no., pp.1-1315, 22 Feb. 2018, doi: 10.1109/IEEESTD.2018.8299595. 5. Brock J. LaMeres, Introduction to Logic Circuits & Logic Design with Verilog		

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului

- Conținutul a fost adaptat în urmă discuțiilor avute cu reprezentanți ai companiilor din domeniu din Timișoara

¹¹ Prezentarea metodelor de predare va include și folosirea noilor tehnologii (e-mail, pagină personalizată de web, resurse în format electronic etc.).

¹² Cel puțin un titlu trebuie să aparțină colectivului disciplinei iar cel puțin un titlu trebuie să se refere la o lucrare de referință pentru disciplină, de circulație națională și internațională, existentă în biblioteca UPT.

¹³ Tipurile de activități aplicative sunt cele precizate în nota de subsol 5. Dacă disciplina conține mai multe tipuri de activități aplicative atunci ele se trec consecutiv în liniile tabelului de mai jos. Tipul activității se va înscrie într-o linie distinctă sub forma: „Seminar:”, „Laborator:”, „Proiect:” și/sau „Practică:”.

¹⁴ Cel puțin un titlu trebuie să aparțină colectivului disciplinei.

10. Evaluare

Tip activitate	10.1 Criterii de evaluare ¹⁵	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	Cunoașterea conceptelor prezentate și aplicarea acestora pe anumite cazuri concrete	Examen, cu durată de 3 ore. Subiectul va conține întrebări cu răspuns multiplu, subiecte teoretice și aplicative	50%
10.5 Activități aplicative	S:		
	L: Aplicarea conceptelor prezentate pe cazuri concrete	Test cu durata de 2 ore. Exerciții practice utilizând calculatorul	50%
	P¹⁶:		
	Pr:		
10.6 Standard minim de performanță (se prezintă cunoștințele minim necesare pentru promovarea disciplinei și modul în care se verifică stăpânirea lor ¹⁷)			
• Descrierea circuitelor logice de bază utilizând HDL, • Realizarea unui design ierarhic • Realizarea unei simulări a unui sistem descris cu HDL.			

Data completării

15.10.2024

**Titular de curs
(semnătura)**

Conf. dr. ing. Georgiana SIMION

**Titular activități aplicative
(semnătura)**

As.drd.ing. Elisei Ilies

**Director de departament
(semnătura)**

Conf.dr.ing.Mircea Băbăiță

Data avizării în Consiliul Facultății¹⁸

10.12.2024

**Decan
(semnătura)**

Prof.dr.ing. Cătălin Căleanu

¹⁵ Fișele disciplinelor trebuie să conțină procedura de evaluare a disciplinei cu precizarea criteriilor, a metodelor și a formelor de evaluare, precum și cu precizarea ponderilor atribuite acestora în nota finală. Criteriile de evaluare se formulează în mod distinct pentru fiecare activitate prevăzută în planul de învățământ (curs, seminar, laborator, proiect). Ele se vor referi și la formele de verificare pe parcurs (teme de casă, referate ș.a.)

¹⁶ În cazul când proiectul nu este o disciplină distinctă, în această rubrică se va preciza și modul în care rezultatul evaluării proiectului condiționează admiterea studentului la evaluarea finală din cadrul disciplinei.

¹⁷ Nu se va explica cum se acorda nota de promovare.

¹⁸ Avizarea este precedată de discutarea punctului de vedere al board-ului de care aparține programul de studii cu privire la fișa disciplinei.